

[12] 发明专利申请公开说明书

[21] 申请号 01121678.6

[43] 公开日 2001 年 12 月 5 日

[11] 公开号 CN 1325099A

[22] 申请日 2001.3.31 [21] 申请号 01121678.6

[30] 优先权

[32] 2000.3.31 [33] JP [31] 99889/2000

[71] 申请人 三洋电机株式会社

地址 日本大阪府

[72] 发明人 筒井雄介 北川诚

小林贡 上原久夫

[74] 专利代理机构 中国专利代理(香港)有限公司

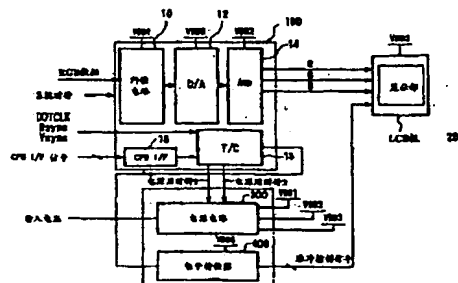
代理人 罗 朋 叶恺东

权利要求书 1 页 说明书 9 页 附图页数 7 页

[54] 发明名称 供料泵型电源电路以及使用该电路的显示装置用驱动装置

[57] 摘要

一种显示装置等的电源系统,可以简单构成实现省电模式。液晶等的显示装置的驱动电路在不是省电模式下的通常显示工作时,以系统时钟为基础,产生电源用时钟(1、2、),直接或反转后把该电源用时钟供给开关 SW1-SW4(及 SW5-SW8),这些开关 SW1-SW4(及 SW5-SW8)供料泵型电源电路 300 的电容 C1 及 C2(及 C11 和 C12)的连接。因此,电源电路 300 使输入电压 V_{in} 上升,得到驱动电路 100 和显示板 200 的作为驱动电源的电源电压 VDD2、VDD3。当命令转向省电模式, CPU I/F 电路 16 产生的省电控制信号变化时,驱动电路 100 与之对应,停止向电源电路供给电源用时钟,因此,停止产生电源电压,从而,停止接受来自电源的电压的电路和显示板的电力消耗。



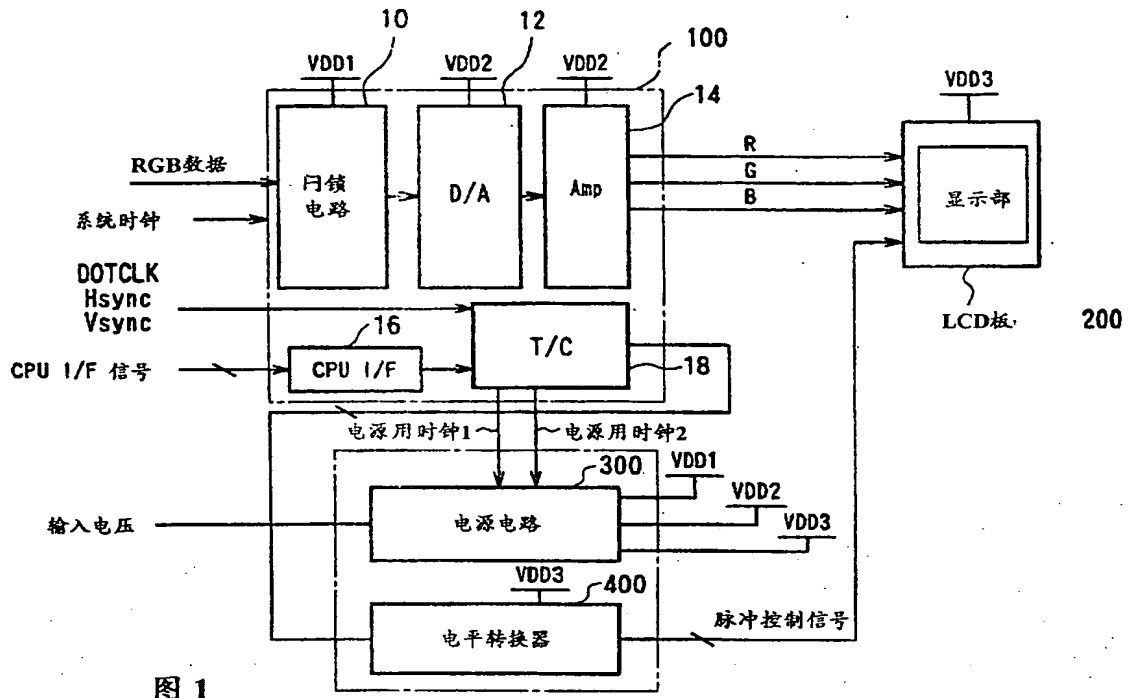
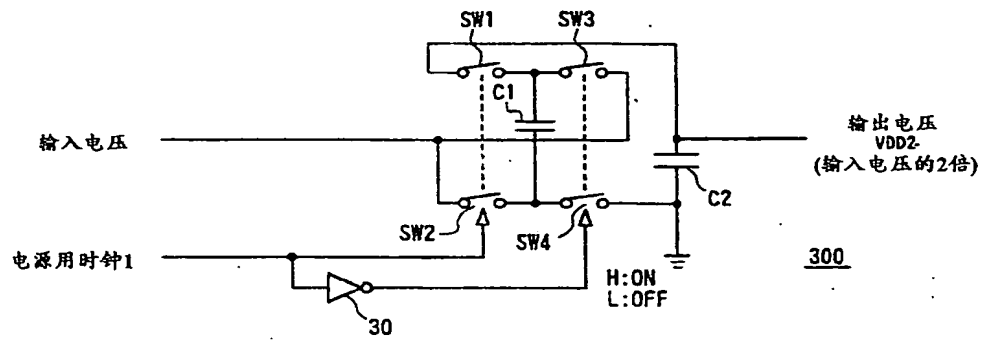


图 1

(a)



(b)

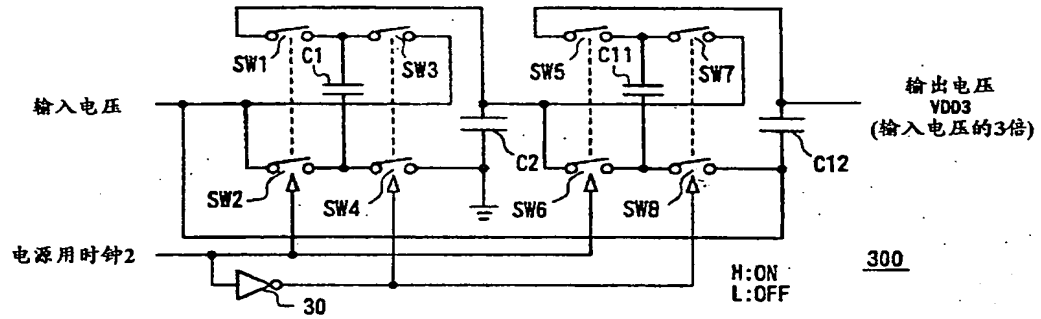


图 2

生成电路的构成图。

图 4 是说明本发明实施例显示装置用驱动部份工作的流程图。

图 5 是图 1 的 LCD 板 200 的输入部构成图。

图 6 是现有便携式设备液晶显示装置的构成图。

5 图 7 是图 5 的电源电路 350 的构成图。

下面, 参照附图说明本发明的优选实施例。

图 1 示出本发明实施例的对应省电模式型显示装置的概略构成。该显示装置例如是装载在便携式电话上的 LCD 的平面显示装置, 具有显示板(以下称作 LCD 板)200 和驱动电路 100。而且, 还具备电平转换器 400 和电源电路 300, 电平转换器 400 为了驱动 LCD 板 200 内各像素使进行显示的板控制信号成为足够的电平, 而电源电路 300 向驱动电路 100、电平转换器 400 及 LCD 板 200 供给成为它们的工作电源的电源电压。

驱动电路 100 与上述图 6 一样具备门锁电路 10, D/A 转换电路 12 以及放大器 14, 且具有 CPU 接口(I/F)电路 16 以及时间控制器(T/C)18。

15 I/F 电路接受从图中未示出的 CPU 发出的命令, 并对其进行分析, 输出与该命令相对应的控制信号。从 CPU 输出的命令除了省电命令外, 还有显示板上的显示位置的调整命令和对比度调整命令等, 这些控制命令由预先确定的预定比特数的数字控制数据表示, I/F 电路 16 读取这些数字控制数据并发出与该控制数据对应的控制信号(至少省电控制信号)。

20 T/C18 根据点时钟 DOTCLK(例如系统时钟), 水平同步信号 Hsync、垂直同步信号 Vsync 等的计时信号, 发出驱动 LCD 板 200 的板控制信号。该板控制信号被供给到电平变换器 400, 由电平变换器 400 把在 IC 内生成的信号提高到足够驱动 LCD 板的电平, 再供给 LCD 板 200。T/C18 还具备如后述那样的电源用时钟产生电路, 对应从 I/F 电路 16 供给的省电控制信号, 发出电源用时钟(本实施例中是电
25 源用时钟 1、2), 并把它供给电源电路 300。

图 2 示出本发明实施例的电源电路 300 的构成。图示的电源电路 300 是对应于省电模式的供料泵型的电源电路, 图 2(a)是发出该电源电路 300 中的电源电压 VDD2 的电路, 图 2(b)示出发出电源电压 VDD3 的电路。无论哪种供料泵型电源电路, 根据从驱动电路 100 供给的电源用时钟(1、2), 都能发出 n 倍于输入电压 V_m (这里 $n=2、3$) 的输出电压 VDD2、VDD3, 因此, 振荡电路 35 就不需要了。

图 2(a)的电路具备 2 个电容 C1、C2, 开关 SW1-SW4, 及使输入开关 SW3 和

SW4 的输入信号反转的转换器 30, 利用来自驱动电路 100 的电源用时钟 1, 交替地切换控制开关 SW1 及 SW2, SW3 及 SW4, 就能发出 2 倍于输入电压 V_{in} 的输出电压 VDD2。

对于图 2(b)的电路, 在与上述图 2(a)相反电路构成的输出侧上还具备开关 SW5-SW8 和电容 C11 及 C12。来自驱动电路 100 的电源时钟以非反转状态施加到开关 SW1、SW2 及 SW5、SW6 上, 由转换器 30 反转后, 施加到开关 SW3、4 及 SW7、8 上。利用电源交替切换控制开关 SW1 及 SW2、SW3 及 SW4, 在电容 C1 和 C2 之间发出 2 倍输入电压的电压, 通过切换控制 SW5 及 SW6、SW7 及 SW8, 还可升高该输入电压的 2 倍电压, 在电容 C11 和电容 C12 间引出的输出上发出 3 倍于输入电压的电压 VDD3。

作为电源电路 300, 不限于把输入电压变换成 2 倍、3 倍的构成, 也可以通过反转升压后成为 -n 倍(例如-2 倍、-3 倍)的构成。为了构成 -n 倍的电源电路, 只要改变开关 SW1-SW4、SW5-SW8 与电容的连接关系就可以, 与图 2 的电路一样, 利用电源用时钟可以进行开关 SW1-SW4、SW5-SW8 的切换控制。

接着, 再参照图 3 及图 4 说明本发明实施例的省电模式对应型电源系统。图 3 示出上述驱动电路 100 的 I/F 电路 16, T/C18 构成的一部分, 图 4 示出本实施例的电源系统的工作。

I/F 电路 16 具备与门 169, 双稳态多谐振荡器(F/F)161-168, 转换器 170-173 及与非门 174, 从 CPU 输出的负载信号(图 4(a): S-LOAD)成为高电平时, 随着从 CPU 供给的时钟(图 4(b): S-CLOCK)的上升, 读取控制数据(图 4(c): S-DATA)。下面, 举例说明控制数据由 4 比特构成, “0001” 表示移向省电模式的情况。

在图 3 中, I/F 电路 16 的 F/F 161~164 将时钟 (S-CLOCK) 与负载信号 (S-LOAD) 的 “与” 输出 OUT_{169} (图 8 (d)) 输入到各时钟端子 CK, 依次获取在该输出 OUT_{169} 上升时供给 D 端子的串行控制数据 (S-DATA), 从 Q 端子输出该数据。F/F 165~168 将由反相器 170 输出的负载信号 (S-LOAD) 的反转信号输出到时钟端子 CK 中, 依次获取供给对应的 D 端子的, 来自 F/F 161~164 的输出, 将其从 Q 端子输出。

F/F 161~164 在相应的图 4 (d) 的输出 OUT_{169} 上升时, 依次获取图 4 (c) 的控制数据 “0001”, 由此, 如图 4 (f) 所示, 在整个期间, F/F 162~164 的 Q 输出 ($OUT_{162\sim164}$) 保持低电平, 仅仅 F/F 161 的 Q 输出 (Q_{161}) 在时钟 (S-CLOCK) 的第 4 次上升时, 从低电平变为高电平。